

## Bachelor-Abschlussarbeit

### Thema:

Umsetzung eines kontinuierlichen, Trigger-gesteuerten Abbildungsverfahrens im Synchrotronbereich

### Kurzfassung:

Im Rahmen der Bachelor-Abschlussarbeit wurden Komponenten entwickelt, die die Umsetzung eines Verfahrens zur schnellen Analyse der quantitativen und qualitativen elementaren Zusammensetzung einer Probe ermöglichen. Dieses Verfahren wird als Fly-Scan bezeichnet und soll zukünftig an der Beamline P11 des Deutschen Elektronen-Synchrotron in Hamburg für die Röntgenfluoreszenzmikroskopie eingesetzt werden.

Bei dem Fly-Scan Verfahren wird die Probe mit einem Piezo-Steller Zeile für Zeile kontinuierlich entlang einer Achse bewegt und währenddessen in äquidistanten Abständen automatisch die Fluoreszenzstrahlung vom Detektor detektiert. Dafür wurde ein digitaler Schaltungsentwurf mit der Hardwarebeschreibungssprache VHDL beschrieben und anschließend durch Synthesewerkzeuge auf einem FPGA umgesetzt.

Die digitale Schaltung zählt anhand einer Signalauswertung der Encodersignale die Schritte des Piezo-Stellers. Anhand der Zählschritte kann die Schaltung in regelmäßigen Abständen Trigger-Impulse aussenden, welche die Messwertaufnahme des Detektors starten. Die Schaltung ermöglicht drei verschiedene Modi. Der erste Modus sendet alle  $x$  Schritte einen Trigger-Impuls aus, der zweite Modus alle  $t$  Mikrosekunden und der dritte Modus, sobald ein externer Trigger-Impuls von der Schaltung registriert wird.

Das FPGA ist in einem Modul (PiLC – RaspberryPI Logic Controller) integriert, welches Ein- und Ausgänge für Signale und Register für Werte besitzt, die als Ein- und Ausgänge der Schaltung verwendet werden. Die Parameter und die Auswahl der Modi erfolgt über die Eingabe einer Benutzeroberfläche eines Clients, welcher mit dem Server kommuniziert. Dieser befindet sich auf dem Raspberry Pi des Moduls. Über eine SPI Schnittstelle werden die Werte an die Register übermittelt, welche mit den Eingängen der entworfenen Schaltung verbunden sind. Für die Umsetzung des Fly-Scan werden grundlegende Komponenten, welche die Bewegung der Probe steuern (Motion Controller) oder das Encodersignal interpolieren und digitalisieren (Interpolator), mit dem Modul erweitert.

Zudem wird ein Encodersplitter entworfen, welcher die Encodersignale verlustarm und störungsfrei aktiv aufteilt. Dadurch können diese aus dem Aufbau der grundlegenden Komponenten abgezweigt und in den PiLC geführt werden, wodurch das FPGA anhand dieser eine Signalauswertung durchführen kann. Für den Encodersplitter wurde ein Schaltplan angefertigt und anschließend anhand des Schaltplans wurde eine Leiterplatte entworfen, welche die Quadratursignale aktiv aufteilt.

Verfasser: Tobias Pein

Datum der Abgabe: 28.2.2014